

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

(12) Laid-Open Patent Publication

		(11) Publication No.	KR 1999-0048949
		(43) Publication Date	July 5, 1999
<hr/>			
(51) Int. Cl. ⁶			
G02F 1/1337			
<hr/>			
(21) Application No.	KR 1997-0067777	(71) Applicant	Hyundai Electronics IND.
		Kim, Hyang Yul	
(22) Application Date	December 11, 1997	(72) Inventor(s)	Park, In Chul
		Lee, Sung Hcc	
<hr/>			
Request for Examination			
<hr/>			
(54) Liquid Crystal Display with Multiple Domains			
<hr/>			

[Abstract]

The present invention discloses a liquid crystal display with multiple domains.

The present invention disclosed herein is a liquid crystal display with multiple domains, comprising upper and lower substrates opposing to each other via a liquid crystal layer sandwiched therebetween, gate bus lines arranged in matrix form on the lower substrate to define square spaces for unit cells, data bus lines, thin film transistors disposed at each of the intersections between the gate bus lines and the data bus lines, pixel electrodes connected to the thin film transistors and disposed in each of the spaces for unit cells, common electrodes formed on the opposing side of the upper substrate and alignment films on each of the opposing sides of the upper and lower substrates. The liquid crystal display according to the present invention is characterized in that one of the pixel electrodes and the common electrodes has opening and is formed in a frame shape, while the other one is formed in a plate shape.

[Representative Drawing]

Fig. 2

(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl.⁹
G02F 1/1337

(11) 공개번호 특1999-0048949
(43) 공개일자 1999년 07월 05일

(21) 출원번호 10-1997-0067777
(22) 출원일자 1997년 12월 11일
(71) 출원인 현대전자산업 주식회사 김영환
경기도 이천시 부발읍 아미리 산 136-1
(72) 발명자 김향을
경기도 이천시 부발읍 아미리 산 148-1 현대전자 사원아파트 109동 102호
박인철
서울특별시 도봉구 방학1동 672번지 31호 22/1
이승희
경기도 이천시 창전동 49-1 현대아파트 102동 1206호
(74) 대리인 강성배

심사청구 : 있음

(54) 다중 도메인을 갖는 액정 표시 소자

요약

본 발명은 다중 도메인을 갖는 액정 표시 소자를 개시한다.

개시된 본 발명은, 액정층을 사이에 두고 대향하는 상, 하부 기판, 상기 하부 기판상에 매트릭스 형태로 배치설계되며, 사각의 단위셀 공간을 한정하는 게이트 버스 라인과, 데이터 버스 라인, 상기 게이트 버스 라인과 데이터 버스 라인의 교차점 각각에 설치되는 박막 트랜지스터, 상기 박막 트랜지스터와 접속되고, 상기 단위셀 공간에 각각 배치되는 화소 전극, 상기 상부 기판의 대향면에 형성되는 공통 전극, 상기 상하 기판의 대향면 표면에 각각 구비되는 배향막을 포함하는 다중 도메인을 갖는 액정 표시 소자로서, 상기 화소 전극과 공통 전극 중 어느 하나는 그 내부에 개구부를 구비하여 틀 형태로 형성되고, 나머지 하나는 플레이트 형태로 형성되는 것을 특징으로 한다.

도표도

도2

명세서

도면의 간단한 설명

도 1a 내지 도 1c는 종래의 액정 표시 소자의 배향막에 2중 도메인을 형성하는 방법을 설명하기 위한 공정도.

도 2은 본 발명의 실시예 1에 따른 액정 표시 소자의 단위 액정셀의 사시도.

도 3는 도 2의 III-III' 선으로 절단하여 나타낸 단면도.

도 4는 도 2의 IV-IV' 선으로 절단하여 나타낸 단면도.

도 5은 본 실시예에 따른 편광축의 편광 방향과 액정 분자의 배열 방향을 보여주는 도면.

도 6은 본 발명의 실시예 2에 따른 액정 표시 소자의 단위 셀의 사시도.

도 7은 도 6을 VII-VII' 선을 절단하여 나타낸 단면도.

(도면의 주요 부분에 대한 부호의 설명)

11, 41 : 하부 기판 12a, 12b, 42a, 42b : 게이트 버스 라인
13a, 13b, 43a, 43b : 데이터 버스 라인
14, 44 : 화소 전극 15, 45 : 하부 배향막
21, 51 : 상부 기판 22, 52 : 공통 전극
23, 53 : 상부 배향막 30, 60 : 액정층

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 액정 표시 소자에 관한 것으로, 보다 구체적으로는 러빙없이도 다중 도메인이 형성되는 액정 표시 소자에 관한 것이다.

일반적으로 다중 도메인을 형성하는 것은, 액정 표시 소자의 수직 배향 모드에 있어서, 상하 좌우 시야각을 보상하기 위함이다.

즉, 수직 배향 모드의 액정 표시 소자는 초기 배열시, 액정 분자들이 기판에 대하여 수직으로 배열된다. 전장 인가시, 액정 분자들이 봉(棒)상인 관계로, 장축과 단축의 굴절률, 유전율등이 서로 상이하다. 이에 따라, 액정 분자들을 보는 방향에 따라 굴절률이 상이하게 되어, 결국 화면의 보는 방향에 따라 시야각의 차가 발생된다. 따라서, 이러한 문제점을 해결하고자, 하나의 단위 화소내에서도 액정 분자의 서로 대칭되도록 2 부분으로 나뉘어 배열되도록 한다. 이에 따라, 화소 전극과 공통 전극 사이에 전계 형성시, 액정 분자들의 틀어지는 방향을 달리하도록 하여, 액정 분자의 장축과 단축에 대한 이방성을 보상하였다.

여기서, 배향막에 2중 도메인을 형성하는 종래의 방법을 설명한다. 도 1a 내지 도 1c는 단위셀에 이중 도메인을 형성하는 방법을 설명하기 위한 도면으로서, 하부 기판상의 배향막(3)만을 개략적으로 나타낸다.

도 1a에 도시된 바와 같이, 배향막(3)을 전체적으로 도면에서 r1 방향으로 제 1 러빙한다. 이때, 제 1 러빙은 공지된 바와 같이 러빙포등과 같은 물질로 배향막 표면을 일정 방향으로 문지르거나, 마스크를 이용한 광 배향 방식을 이용한다. 도면에서 미설명 부호 A1은 제 1 도메인 예정 영역이고, A2는 제 2 도메인 예정 영역이다.

그리고 나서, 도 1b에 도시된 바와 같이, 포토레지스트막(4)을 배향막(3) 상에 피복한다음, 제 2 도메인 예정 영역(A2)이 노출되도록 노광 및 현상한다. 그후, 노출된 제 2 도메인 예정 영역(A2)을 r1과 크로스되는 방향인 r2 방향으로 러빙한다.

그후 도 2c에서와 같이, 포토레지스트막(4)을 제거하여, 배향막은 r1 방향으로 러빙되는 제 1 도메인 영역(A1)과 r2 방향으로 러빙되는 제 2 도메인(A2)이 형성된다.

그리고, 상부 기판의 배향막(도시되지 않음)에도 상기와 같은 공정을 실시하여 준다.

발명이 이루고자 하는 기술적 과제

그러나, 상기한 2중 도메인을 갖는 액정 표시 소자는 다음과 같은 문제점을 지닌다.

먼저, 적어도 2중 도메인을 형성하기 위하여는, 두 번이상의 포토리소그래피 공정을 진행하여야 하므로 공정이 복잡하다. 아울러, 종래에서 제 2 도메인 영역에는 2번의 러빙 공정이 진행되므로, 배향막에 손상이 발생할 수 있으며, 틸트되는 각도한 불균일하다.

또한, 상기와 같이, 배향막을 대칭적으로 러빙하였다 하더라도, 프리틸트각이 정확히 대칭이 이루어지지 않아, 좌우 시야각이 비대칭되는 현상이 발생된다.

따라서, 본 발명은 상기한 종래의 문제점을 해결하기 위한 것으로, 러빙 공정없이 2중 내지는 다중 도메인을 형성할 수 있는 다중 도메인을 갖는 액정 표시 소자를 제공하는 것을 목적으로 한다.

또한, 본 발명의 다른 목적은, 좌우, 상하 시야각이 정확히 대칭될 수 있는 다중 도메인을 갖는 액정 표시 소자를 제공하는 것을 목적으로 한다.

발명의 구성 및 작용

상기한 본 발명의 목적을 달성하기 위하여, 본 발명의 일 실시예에 따르면, 액정층을 사이에 두고 대향하는 상, 하부 기판, 상기 하부 기판상에 매트릭스 형태로 배치설계되어, 사각의 단위셀 공간을 한정하는 게이트 버스 라인과, 데이터 버스 라인, 상기 게이트 버스 라인과 데이터 버스 라인의 교차점 각각에 설치되는 박막 트랜지스터, 상기 박막 트랜지스터와 접속되고, 상기 단위셀 공간에 각각 배치되는 화소 전극, 상기 상부 기판의 대향면에 형성되는 공통 전극, 상기 상하 기판의 대향면 표면에 각각 구비되는 배향막을 포함하는 다중 도메인을 갖는 액정 표시 소자로서, 상기 화소 전극과 공통 전극 중 어느 하나는 그 내부에 개구부를 구비하여 틀 형태로 형성되고, 나머지 하나는 플레이트 형태로 형성되는 것을 특징으로 한다.

또한, 본 발명은, 액정층을 사이에 두고 대향하는 상, 하부 기판, 상기 하부 기판상에 매트릭스 형태로 배치설계되어, 사각의 단위셀 공간을 한정하는 게이트 버스 라인과, 데이터 버스 라인, 상기 게이트 버스 라인과 데이터 버스 라인의 교차점 각각에 설치되는 박막 트랜지스터, 상기 박막 트랜지스터와 접속되고, 상기 단위셀 공간에 각각 배치되는 플레이트 형상의 화소 전극, 상기 상부 기판의 대향면에 형성되며, 그 내부에 개구부가 설치되어, 단위셀 영역의 가장자리에 사각틀 형상으로 배치되는 공통 전극, 상기 상하 기판의 대향면 표면에 각각 구비되는 수직 배향막을 포함한다. 여기서, 내부의 개구부 영역이 전극을 형성하는 틀의 폭 보다 크다.

또한, 본 발명은, 액정층을 사이에 두고 대향하는 상, 하부 기판, 상기 하부 기판상에 매트릭스 형태로 배치설계되어, 사각의 단위셀 공간을 한정하는 게이트 버스 라인과, 데이터 버스 라인, 상기 게이트 버

스 라인과 데이터 버스 라인의 교차점 각각에 설치되는 박막 트랜지스터, 상기 박막 트랜지스터와 접속되고, 상기 단위셀 공간에 각각 배치되며, 그 내부에 개구부가 설치되어 틀 형상을 갖는 화소 전극, 상기 상부 기판의 대향면에 형성되며, 플레이트 형상을 갖는 공통 전극, 상기 상하 기판의 대향면 표면에 각각 구비되는 수직 배향막을 포함한다.

본 발명에 의하면, 상부 기판의 공통 전극 또는 하부 기판의 화소 전극 중 하나의 중앙에 개구부가 설치하여 틀 형상으로 전극을 형성하고, 나머지 전극을 플레이트 형상으로 제작함으로써, 전계가 대칭된 사선 형태로 형성되도록 한다. 따라서, 중앙을 중심으로 대칭된 사선형태의 전계가 형성되므로, 이에 따라 액정 분자들이 배열되어, 별도의 러빙 공정 없이 다중 도메인을 형성하게 된다.

이하 첨부한 도면에 의거하여 본 발명의 바람직한 실시예를 자세히 설명하도록 한다.

본 발명에서는 수직 배향 모드의 액정 표시 소자에 있어서, 공통 전극 또는 화소 전극의 형상을 변경하여, 별도의 러빙 없이도 다중 도메인을 형성하도록 한다.

(실시예 1)

첨부한 도면 도 2는 본 실시예에 따른 액정 표시 소자의 단위 액정셀의 사시도로서, 전극 구조만을 개략적으로 나타낸 도면이고, 도 3은 도 2의 III-III' 선으로 절단하여 나타낸 단면도이고, 도 4는 도 2의 IV-IV' 선으로 절단하여 나타낸 도면이며, 도 5는 본 실시예에 따른 편광축의 편광 방향과 액정 분자의 배열 방향을 보여주는 도면이다.

도 2를 참조하여, 하부 기판(11)과 상부 기판(21)은 액정층(30)을 사이에 두고 대향 배치된다. 하부 기판(11) 상부에는 게이트 버스 라인(12a, 12b)과 데이터 버스 라인(13a, 13b)이 매트릭스 형태로 교차 배열되어, 단위 셀(C1)을 한정한다. 이때, 단위 셀(C1)의 장폭(d1)은 약 300 μ m 정도이고, 단폭(d2)은 약 100 μ m 정도이다.

하부 기판(11)의 게이트 버스 라인(12a, 12b)과 데이터 버스 라인(13a, 13b)의 교차점 각각에는 박막 트랜지스터(TFT)가 구비된다. 도면에서는 게이트 버스 라인(12a)과 데이터 버스 라인(13a)의 교차점에 있는 박막 트랜지스터(TFT)만이 도시된다.

이 박막 트랜지스터(TFT)와 콘택되며, 단위 셀(C1)에는 화소 전극(14)이 배치된다. 화소 전극(14)은 게이트 버스 라인(12a, 12b) 및 데이터 버스 라인(13a, 13b)과 소정 간격만큼 이격된다.

하부 기판(11)과 대향하는 상부 기판(21)의 대향면에는 화소 전극(14)과 함께 전계를 형성하는 공통 전극(22)이 형성된다. 이때, 공통 전극(22)은 도면에서와 같이, 내부에 개구부(AP)를 가지므로, 전체적으로 틀 형상, 바람직하게는 사각의 틀 형상을 갖는다. 이때, 공통 전극(22)의 폭(x1)은 개구부(AP)의 폭(x2)보다 작도록 형성함이 바람직하며, 공통 전극(22)의 폭(x1)은 약 5 내지 10 μ m, 더욱 바람직하게는 약 6 μ m 정도로 형성한다. 이에 따라, 개구부 영역이 틀형상의 공통 전극 영역 보다 훨씬 크게 된다.

그리고, 도면에는 도시되지 않았지만, 상, 하 기판(21, 11)의 대향면 표면에는, 수직 배향 모드가 되도록, 단위셀에 전계가 인가 이전에 액정 분자(30a)들이 기판(11, 21)과 수직으로 배열되도록 하는 수직 배향막(도시되지 않음)이 구비된다.

또한, 상, 하부 기판(21, 11)의 대향면 뒷면에는 입사 및 출사되는 빛을 일정 방향으로 편향시키는 편광판(도시되지 않음)이 구비된다. 여기서, 하부 편광판의 편광 방향(PP)은 게이트 버스 라인(12a, 12b)과 45° 각도차를 갖고, 상부 편광판의 편광 방향(AA)은 하부 편광판의 편광 방향과 크로스되는 방향을 갖는다.

또한, 상기 액정층(30)은 유전을 이방성($\Delta\epsilon$)이 양 또는 음인 것을 모두 이용할 수 있고, 본 실시예에서는 유전을 이방성($\Delta\epsilon$)이 양인 물질을 설명한다.

이와같은 구조를 갖는 액정 표시 소자는 다음과 같은 동작을 한다.

먼저, 화소 전극(14)과 공통 전극(22)사이에 전압이 인가되기 이전, 즉, 전계 무인가시에는, 상부 기판(21)과 하부 기판(11)의 대향면에 설치된 수직 배향막의 영향으로 액정 분자(30a)는 기판에 평행하게 서있게 된다. 따라서, 하부 편광판(도시되지 않음)으로부터 입사된 빛은, 편광 상태가 변하지 않고 직선 편광으로 진행되어, 상부 편광판을 통과하지 못하여 화면은 다크 상태가 된다.

화소 전극(14)과 공통 전극(22) 사이에 전계가 인가되었을 경우에는 상기 액정 표시 소자의 단면인 도 3 및 도 4를 통하여 설명한다.

도 3을 참조하여, 화소 전극(14)과 공통 전극(22) 사이에 소정의 전압이 인가되면, 그들 사이에는 전계(E)가 형성된다. 이때, 화소 전극(14)은 단위 셀의 대부분의 영역에 형성되지만, 공통 전극(22)은 상부 기판(21)에서 단위셀의 가장자리 부분에만 형성된다. 이에 따라, 전계(E)의 형태는, 단위 셀의 가장자리 부분에서는 기판에 수직인 전계가 형성되나, 단위 셀의 중앙으로 갈수록, 좌우 대칭 형태의 사선형 전계 즉, 역 삼각형의 빗변 형상으로 전계가 형성된다. 그러므로, 액정 분자(30a)들은 전계(E)와 평행하게 배열된다. 여기서, 상기 전계(E)는 단위셀의 정중앙을 기준으로 대칭된 사선 형태를 취하므로, 별도의 공정없이도, 액정 분자(30a)들이 다른 방향을 향하도록 배열되어, 이중 도메인이 형성된다. 여기서, 미설명 부호 15는 하부 기판상의 대향면 표면에 형성되는 하부 배향막이고, 23은 상부 기판상의 대향면 표면에 형성되는 상부 배향막이며, 이를 상, 하 배향막(15, 23)은 상술한 바와 같은 수직 배향막이다.

또한, 도 4에 도시된 바와 같이, 상기 도 3의 액정 표시 소자를 상하 방향으로 절단하였을때도, 상기 도 3에서와 같이, 액정 분자들이 정중앙을 기준으로 역삼각형의 빗변 형태로 대칭된 사선형 전계의 형태로 배열되어 지므로, 상하 방향으로도 이중 도메인이 형성된다.

따라서, 단위 셀(C1)을 전체적으로 볼 때, 본 발명에 따른 액정 표시 소자는 상하 좌우 대칭 형태로 액정 분자(30a)들이 배열되어, 4중 도메인을 형성하게 된다. 이를 도 6을 통하여 보다 자세히 설명하면, 상하 편광판의 편광축(PP, AA)을 기준으로 볼 때, 액정 분자(30a)들은 상하 좌우측에서 편광축과 각각

$\pm 45^\circ$ 각도차를 갖도록 배열되며, 4개의 도메인을 이룬다. 이에 따라, 어느면에서 바라보아도, 액정 분자의 장축과 단축이 보상되어, 시야각이 개선된다.

(실시예 2)

도 6은 본 발명의 실시예 2에 따른 액정 표시 소자의 단위 셀의 사시도이고, 도 7은 도 6을 VII-VII' 선을 절단하여 나타난 단면도이다.

도 7을 참조하여, 하부 기판(41)과 상부 기판(51)은 액정층(60)을 사이에 두고 대향 배치된다. 하부 기판(41) 상부에는 상기 실시예 1과 마찬가지로 게이트 버스 라인(42a, 42b)과 데이터 버스 라인(43a, 43b)이 매트릭스 형태로 교차, 배열되며, 단위 셀(C2)을 한정한다. 이때, 단위 셀(C2)의 장축(dd1)은 약 $300\mu\text{m}$ 정도이고, 단축(d2)은 약 $100\mu\text{m}$ 정도이다.

하부 기판(41)의 게이트 버스 라인(42a, 42b)과 데이터 버스 라인(43a, 43b)의 교차점 각각에는 박막 트랜지스터(TFT)가 구비된다. 도면에서는 게이트 버스 라인(42a)과 데이터 버스 라인(43a)의 교차점에 있는 박막 트랜지스터(TFT)만이 도시된다.

이 박막 트랜지스터(TFT)와 콘택되며, 단위 셀(C2)에는 화소 전극(44)이 배치된다. 이때, 화소 전극(44)은 게이트 버스 라인(42a, 42b) 및 데이터 버스 라인(43a, 43b)과 소정 간격만큼 이격되어 설치되고, 화소 전극(44)내에는 화소 전극의 축소된 형상의 개구부(AP2)가 설치된다. 따라서, 화소 전극(44)은 틀 형상을 갖는다. 여기서, 화소 전극(44)의 폭(y2)은 개구부(AP2)의 폭(y1)보다 적도록 형성함이 바람직하며, 화소 전극(44)의 폭(y2)은 약 5 내지 $10\mu\text{m}$, 더욱 바람직하게는 약 6 내지 $7\mu\text{m}$ 정도이다.

하부 기판(41)과 대향하는 상부 기판(51)에는 화소 전극(44)과 함께 전계를 형성하는 공통 전극(52)이 형성된다. 이때, 공통 전극(52)은 도면에서와 같이, 사각 플레이트 형상이다.

그리고 도면에는 도시되지 않았지만, 상, 하 기판(51, 41)의 대향면 표면에는, 단위셀에 전계가 인가 이전에 액정 분자(60a)들을 기판(41, 51)과 수직으로 배열되도록 하는 수직 배향막(도시되지 않음)이 구비된다.

또한, 상, 하부 기판(51, 41)의 대향면 뒷면에는 입사 및 출사되는 빛을 일정 방향으로 편향시키는 편광판(도시되지 않음)이 구비된다. 여기서, 하부 기판측 편광판의 편광 방향(PP)은 게이트 버스 라인(12a, 12b)과 45° 각도차를 갖으며, 상부 기판측 편광판의 편광 방향(AA)은 하부 편광판의 편광 방향과 크로스되는 방향을 갖는다.

본 실시예에 따른 액정 표시 소자 역시, 전계 무인가시에는 실시예 1과 동일하게 배열된다.

한편, 화소 전극(44)과 공통 전극(52)에 전계가 형성되었을 경우에는 도 8에 도시된 바와 같이, 단위 셀의 가장자리 부분에서는 기판에 수직인 전계가 형성된다. 단위 셀의 중앙으로 갈수록, 좌우 대칭 형태의 사선형 전계 즉, 삼각형의 빗변 형상으로 전계(E)가 형성된다. 그러므로, 액정 분자(30a)들은 전계(E)와 평행하게 배열된다. 여기서, 상기 전계(E)는 단위셀의 정중앙을 기준으로 대칭된 사선 형태를 취하므로, 별도의 공정없이도, 액정 분자들이 다른 방향을 향하도록 하는 이중 도메인이 형성된다.

따라서, 화소 전극(44)을 틀 형상으로 형성하여도, 4중 도메인을 용이하게 형성한다.

상기 실시예들에서는 상부 기판상에 공통 전극만을 나타내었지만, 공통 전극과 상부 기판 사이에 컬러 필터가 설치된다.

발명의 효과

이상에서 자세히 설명된 바와 같이, 본 발명에 의하면, 상부 기판의 공통 전극 또는 하부 기판의 화소 전극 중 하나의 중앙에 개구부가 설치하여 틀 형상으로 전극을 형성하고, 나머지 전극을 플레이트 형상으로 제작함으로써, 전계가 대칭된 사선 형태로 형성되도록 한다. 따라서, 중앙을 중심으로 대칭된 사선 형태의 전계가 형성되므로, 이에 따라 액정 분자들이 배열되어, 별도의 러빙 공정 없이 다중 도메인을 형성하게 된다.

이로써, 상하 좌우 시야각 차가 없는 액정 표시 소자를 형성한다.

기타, 본 발명은 그 요지를 일탈하지 않는 범위에서 다양하게 변경하여 실시할 수 있다.

(5) 청구의 범위

청구항 1

액정층을 사이에 두고 대향하는 상, 하부 기판;

상기 하부 기판상에 매트릭스 형태로 배치설계되며, 사각의 단위셀 공간을 한정하는 게이트 버스 라인과, 데이터 버스 라인;

상기 게이트 버스 라인과 데이터 버스 라인의 교차점 각각에 설치되는 박막 트랜지스터;

상기 박막 트랜지스터와 접속되고, 상기 단위셀 공간에 각각 배치되는 화소 전극;

상기 상부 기판의 하부 기판과 대향하는 면에 형성되는 공통 전극;

상기 상하 기판의 대향면 표면에 각각 구비되는 수직 배향막을 포함하는 다중 도메인을 갖는 액정 표시 소자로서,

상기 화소 전극과 공통 전극 중 어느 하나는 그 내부에 개구부를 구비하여 틀 형태로 형성되고, 나머지 하나는 플레이트 형태로 형성되는 것을 특징으로 하는 다중 도메인을 갖는 액정 표시 소자.

청구항 2

제 1 항에 있어서, 상기 개구부를 갖는 전극에서, 개구부의 폭이 상기 전극의 폭보다 큰 것을 특징으로 하는 다중 도메인을 갖는 액정 표시 소자.

청구항 3

제 2 항에 있어서, 상기 개구부를 갖는 전극의 폭은 5 내지 10 μ m인 것을 특징으로 하는 다중 도메인을 갖는 액정 표시 소자.

청구항 4

제 3 항에 있어서, 상기 개구부를 갖는 전극 폭은 약 6 내지 7 μ m인 것을 특징으로 하는 다중 도메인을 갖는 액정 표시 소자.

청구항 5

제 4 항에 있어서, 상기 개구부를 갖는 전극은 공통 전극인 것을 특징으로 하는 다중 도메인을 갖는 액정 표시 소자.

청구항 6

제 4 항에 있어서, 상기 개구부를 갖는 전극은 화소 전극인 것을 특징으로 하는 다중 도메인을 갖는 액정 표시 소자.

청구항 7

액정층을 사이에 두고 대향하는 상, 하부 기판;

상기 하부 기판상에 매트릭스 형태로 배치설계되어, 사각의 단위셀 공간을 한정하는 게이트 버스 라인과, 데이터 버스 라인;

상기 게이트 버스 라인과 데이터 버스 라인의 교차점 각각에 설치되는 박막 트랜지스터;

상기 박막 트랜지스터와 접속되고, 상기 단위셀 공간에 각각 배치되는 플레이트 형상의 화소 전극;

상기 상부 기판의 하부 기판 대향면에 형성되며, 그 내부에 개구부가 설치되어, 단위셀 영역의 가장자리에 사각틀 형상으로 배치되는 공통 전극;

상기 상하 기판의 대향면 표면에 각각 구비되는 수직 배향막을 포함하는 다중 도메인을 갖는 액정 표시 소자.

청구항 8

제 7 항에 있어서, 상기 공통 전극의 개구부의 폭은 상기 공통 전극의 폭보다 큰 것을 특징으로 하는 다중 도메인을 갖는 액정 표시 소자.

청구항 9

제 8 항에 있어서, 상기 공통 전극의 폭은 5 내지 10 μ m인 것을 특징으로 하는 다중 도메인을 갖는 액정 표시 소자.

청구항 10

액정층을 사이에 두고 대향하는 상, 하부 기판;

상기 하부 기판상에 매트릭스 형태로 배치설계되어, 사각의 단위셀 공간을 한정하는 게이트 버스 라인과, 데이터 버스 라인;

상기 게이트 버스 라인과 데이터 버스 라인의 교차점 각각에 설치되는 박막 트랜지스터;

상기 박막 트랜지스터와 접속되고, 상기 단위셀 공간에 각각 배치되며, 그 내부에 개구부가 설치되어, 틀 형상을 갖는 화소 전극;

상기 상부 기판의 하부 기판 대향면에 형성되며, 플레이트 형상을 갖는 공통 전극;

상기 상하 기판의 대향면 표면에 각각 구비되는 수직 배향막을 포함하는 다중 도메인을 갖는 액정 표시 소자.

청구항 11

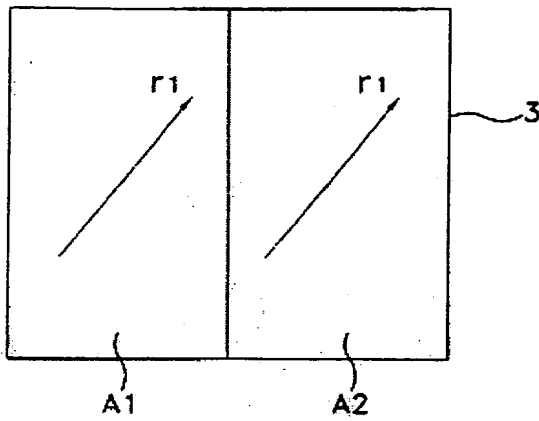
제 10 항에 있어서, 상기 화소 전극의 개구부의 폭은 상기 화소 전극의 폭보다 큰 것을 특징으로 하는 다중 도메인을 갖는 액정 표시 소자.

청구항 12

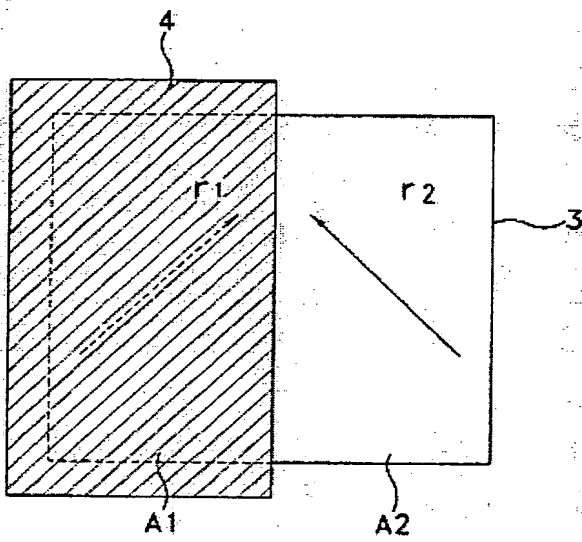
제 11 항에 있어서, 상기 화소 전극의 폭은 5 내지 10 μ m인 것을 특징으로 하는 다중 도메인을 갖는 액정 표시 소자.

도면

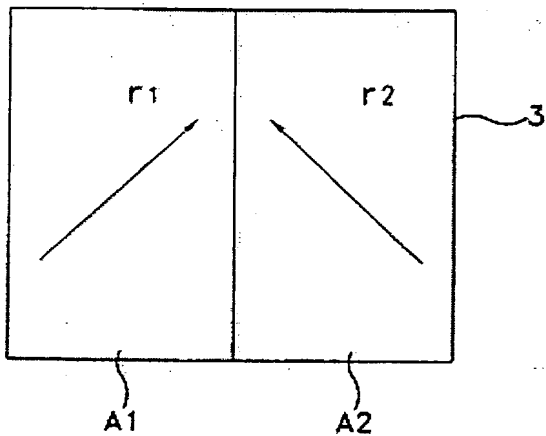
도면 1a



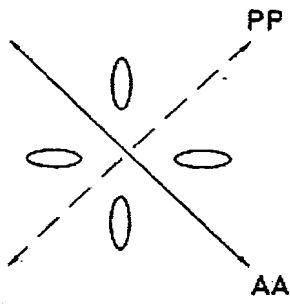
도면 1b



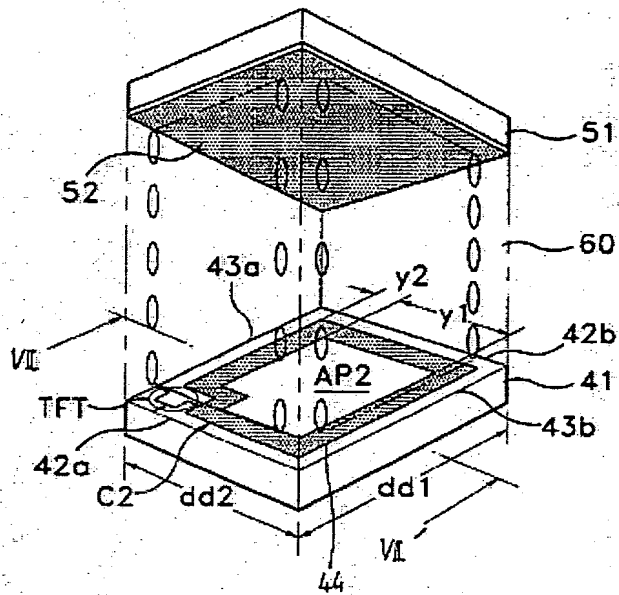
도면 1c



도면5



도면6



도면7

